

MOTION DETECTOR, MOTION DETECTING METHOD AND STORAGE MEDIUM

Patent Number: JP10191347
Publication date: 1998-07-21
Inventor(s): MATSUI SHINICHI
Applicant(s):: CASIO COMPUT CO LTD
Requested Patent: ☐ JP10191347
Application JP19960351716 19961227
Priority Number(s):
IPC Classification: H04N7/32
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To reduce the arithmetic amount to detect a motion vector by detecting the rough motion of a semi-global block and detecting the motion of each block in the semi-global block to detect the motion vector of the block.

SOLUTION: A controller 2 outputs an image mode signal, a prediction mode signal, a motion vector and various control signals to control the entire system. In the motion vector detection processing of the controller 2, two blocks are collected into a semi-global block and a rough motion is detected or predicted, the motion of each block in the semi-global block is detected to discriminate the motion of each block, then it is possible to reduce the number of times of arithmetic operations required to detect a motion vector. As a result, the motion vector is detected at a high speed and at a low cost because no large capacity memory for an arithmetic operation is required.

Data supplied from the esp@cenet database - I2

【特許請求の範囲】

【請求項1】フレームをブロックに分割し、以前のフレームとの動きベクトルをブロック毎に検出する動き検出装置において、

分割したブロックの複数を纏めたセグローバルブロックを形成するセグローバルブロック形成手段と、既に求めてある前記セグローバルブロック隣接のブロックの動きベクトルを該セグローバルブロックの共通動きベクトルとする動きベクトル決定手段と、前記動きベクトル決定手段により決定した共通動きベクトルに対応する以前のフレームの位置で前記セグローバルブロックに含まれる各ブロックの動きベクトルをサブ動きベクトルとして夫々検出するサブ動きベクトル検出手段と、前記動きベクトル決定手段およびサブ動きベクトル検出手段により決定または検出された共通動きベクトルおよびサブ動きベクトルに基づいて、前記セグローバルブロックに含まれる各ブロックの動きベクトルを算出する動きベクトル算出手段と、を備えたことを特徴とする動き検出装置。

【請求項2】フレームをブロックに分割し、以前のフレームとの動きベクトルをブロック毎に検出する動き検出方法において、分割したブロックの複数を纏めたセグローバルブロックを形成するステップと、既に求めてある前記セグローバルブロック隣接ブロックの動きベクトルに基づいた以前のフレームの候補セグローバルブロック内で当該セグローバルブロックに含まれる各ブロックの動きベクトルを夫々検出するステップと、前記隣接ブロックの動きベクトルと前記夫々検出した動きベクトルを加算することにより前記セグローバルブロックに含まれる各ブロックの動きベクトルを算出するステップと、を含むことを特徴とする動き検出方法。

【請求項3】コンピュータにより実行可能であり、フレームをブロックに分割し、以前のフレームとの動きベクトルをブロック毎に検出するためのプログラムを格納した記憶媒体において、分割したブロックの複数を纏めたセグローバルブロックを形成するためのコンピュータが読取可能なプログラムコードと、既に求めてある前記セグローバルブロック隣接ブロックの動きベクトルに基づいた以前のフレームの候補セグローバルブロック内で当該セグローバルブロックに含まれる各ブロックの動きベクトルを夫々検出するためのコンピュータが読取可能なプログラムコードと、前記隣接ブロックの動きベクトルと前記夫々検出した動きベクトルを加算することにより前記セグローバルブロックに含まれる各ブロックの動きベクトルを算出する

ためのコンピュータが読取可能なプログラムコードと、を含むプログラムを格納したことを特徴とする記憶媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、動き検出装置、動き検出方法、及び記憶媒体に関し、詳細には、動きベクトルを算出するに際して、演算量を低減した動き検出装置、動き検出方法、及び記憶媒体に関する。

【0002】

【従来の技術】画像圧縮の国際標準としてJPEG (Joint Photographic Expert Group) やMPEG (Moving Picture Expert Group) がある。MPEGは、MPEG1、MPEG2、MPEG3の3レベルの規格が承認されている。

【0003】先ず、MPEG1では、1.5Mbpsの通信回線で伝送できる動画画像圧縮を目的としており、主に、テレビ電話やテレビ会議などで使用することが考えられている。MPEG1では、現行のNTSC方式のビデオ画像を320×240ピクセルの解像度として扱い、1フレームを構成する2フィールドの内1フィールドのみのデータを用いる。MPEG1Iでは、10Mbpsの通信回線で伝送できる圧縮が目標で、ISDNなどによる動画画像伝送やデジタル・ビデオがターゲットとされている。そして、MPEG1IIは、ハイビジョンなどによる次世代テレビが対象となっている。

【0004】MPEGの特徴は、DCT (Discrete Cosine Transform: 離散コサイン変換) による静止画像圧縮に加えて、時間軸方向の圧縮のためのフレーム間予測処理を行うことがあるが、動画画像の前提条件としてフレームのランダム・アクセスが出来ること、早送りによる生成や巻き戻し再生(逆方向)ができることがあげられている。従って、MPEGにおけるフレーム間予測は、前向きと後ろ向きの両方を採用している。MPEGであっても、基本的にはMC(動き補償)+DCTを用いる。動き補償を行うブロックサイズを16×16画素とし(但し、8×8のモードもある)、DCTは8×8ブロックに対して行う。また、この動き補償は1/2画素精度で行う。1/2画素精度の動き補償は、予測に用いる参照フレーム上において画素単位でずらした位置を調べるのみならず、画素と画素の間の位置を補間によって生成し、マッチングをとることによって行う。

【0005】時間方向の予測を伴う動画画像圧縮装置では、カメラのPANや被写体の移動による予測効率の低下を低減させるために、動き補償による予測を行っている。この動き補償は、着目フレームと参照フレーム間で対象領域の動きベクトルを検出し、参照フレームにおいて、動きベクトル分だけずらした位置を参照画素とし、これを予測値として着目画素との差分(予測誤差)を転送する方法である。

【0006】上記動き検出手法としては、大きく分類して、勾配法とブロックマッチング法とがある。勾配法は、画素単位に動きを検出する手法である。隣接する画素の値の差を基準にして、前フレームの画素の値との差

$$V(x) = \{ (f_n(x) - f_{n-1}(x)) / (f_n(x) - f_n(x-1)) \}$$

ここで、 $f_{n-1}(x)$ は、 $f_n(x)$ の位置の1フレーム前の画素値である。この式を、水平、垂直方向に適用して2次元平面上の動きを検出する。勾配法は、雑音に弱く、隣接画素間の差が小さいときに不安定となる。また、除算の実現が複雑であるなどの問題点がある。

【0007】一方、ブロックマッチング法は、ブロック

$$(V_x, V_y) = \arg \min_{i, j} \left| \sum_{x=0}^L \sum_{y=0}^L f_n(x, y) - f_{n-1}(x+i, y+j) \right|^2$$

かかるブロックマッチング法は、ハードウェア化が容易であり、広く利用されている。

【0008】かかるブロックマッチング法では、C C I T T R M 8 (R M : Reference Model) に示されているようなn-ステップサーチ又はフルサーチが代表的な例となっている。

【0009】フルサーチは、ベクトルのある範囲のすべての可能な動きベクトルの誤差を総当たり的に調べ、最小の誤差を与えるベクトルを探す、動きベクトルの探索法のことであり、計算量は、“差の絶対値”を求める計算を単位として、マッチング窓の面積と探索範囲の面積の積となる。かかるフルサーチを、図7を参照して説明する。

【0010】例えば、図7(B)に示す如く、時刻t0のフレーム(着目フレーム)を複数のブロックに分割し、着目ブロックBの動きベクトルを検出する場合には、図7(A)に示すように、時刻t0-1のフレーム(参照フレーム)において、着目ブロックBに対応する参照ブロックをAとし、この参照ブロックの位置ベクトルを0とする。そして、上記数1により、評価関数(誤差)が最小となるときオフセットベクトルVを着目ブロックBの動きベクトルとする。

【0011】また、nステップサーチ(nは自然数)は、階層的サーチの1つであり、例えば、3ステップサーチは、探索範囲のなかを±4/±2/±1画素で(0,0)の周囲の8点を調べ、つぎにその点のまわりの8点をしらべていくものである。

【0012】

【発明が解決しようとする課題】しかしながら、上記フルサーチを、実際にDSP等により実現する場合には、評価に大量の演算時間を要するため、サーチレンジの全てのデータを内部高速RAMにLOADする必要があり、例えば、図8に示す如く、16×16画素からなるブロックをテンプレートとし、サーチレンジを±15画素とした場合に、そのブロックの動きを検出するには、(16+15+15)×2=2116 BYTEもの

を評価し、動き量を算出する。輝度勾配は、微小区間で一定であることを仮定している。1次元の処理では、x:画素位置、n:フレーム番号とすると、動き量V(x)は下式(1)により算出される。

$$\dots\dots(1)$$

単位に動きを検出する。例えば、16×16ブロックをテンプレートとして、似たブロックが前フレーム中にないか適当な検索範囲(i, j)の中を動かし、最も誤差の小さいときのずれを動きベクトル(Vx, Vy)とする。

【数1】

大容量のメモリが必要となる。即ち、フルサーチでは、演算量が多いため、高速に動きベクトルを算出するためには、大容量の演算用のメモリが必要となり、コストが高くなるという課題がある。

【0013】また、上記したnステップサーチにおいても、フルサーチに比してサーチポイントが少なくなるが、演算量が多く、高速に動きベクトルを算出するためには、大容量の演算用メモリを必要とする。

【0014】本発明は、上記課題に鑑みてなされたものであり、動きベクトルを算出する際の演算量を低減した動き検出装置、動き検出方法、及び記憶媒体を提供することをその目的とする。

【0015】

【課題を解決するための手段】請求項1記載の発明に係る動き検出装置は、フレームをブロックに分割し、以前のフレームとの動きベクトルをブロック毎に検出する動き検出装置において、分割したブロックの複数を纏めたセミグローバルブロックを形成するセミグローバルブロック形成手段と、既に求めてある前記セミグローバルブロック隣接のブロックの動きベクトルを該セミグローバルブロックの共通動きベクトルとする動きベクトル決定手段と、前記動きベクトル決定手段により決定した共通動きベクトルに対応する以前のフレームの位置で前記セミグローバルブロックに含まれる各ブロックの動きベクトルをサブ動きベクトルとして夫々検出するサブ動きベクトル検出手段と、前記動きベクトルおよびサブ動きベクトル検出手段により決定または検出された共通動きベクトルおよびサブ動きベクトルに基づいて、前記セミグローバルブロックに含まれる各ブロックの動きベクトルを算出する動きベクトル算出手段と、を備えたことにより上記課題を解決する。

【0016】即ち、請求項1記載の発明に係る動き検出装置によれば、フレームをブロックに分割し、以前のフレームとの動きベクトルをブロック毎に検出する動き検出装置において、セミグローバルブロック形成手段は、分割したブロックの複数を纏めたセミグローバルブロッ

クを形成し、動きベクトル決定手段は、既に求めてあるセミグローバルブロック隣接のブロックの動きベクトルを該セミグローバルブロックの共通動きベクトルとし、サブ動きベクトル検出手段は、前記動きベクトル決定手段により決定した共通動きベクトルに対応する以前のフレームの位置で前記セミグローバルブロックに含まれる各ブロックの動きベクトルをサブ動きベクトルとして夫々検出し、動きベクトル算出手段は、動きベクトル決定手段およびサブ動きベクトル検出手段により決定または検出された共通動きベクトルおよびサブ動きベクトルに基づいて、前記セミグローバルブロックに含まれる各ブロックの動きベクトルを夫々算出する。

【0017】従って、複数のブロックをまとめて、セミグローバルブロックとし、そのセミグローバルブロックの大まかな動きを検出した後、そのセミグローバルブロック内で各ブロックの動きを検出して、ブロックの動きベクトルを検出する構成であるので、動きベクトルを検出する際の演算回数を低減することが可能となる。その結果、大容量の演算用のメモリを用いることなく、低コストにより、高速に動きベクトルを検出することが可能となる。

【0018】また、請求項2記載の発明に係る動き検出方法は、フレームをブロックに分割し、以前のフレームとの動きベクトルをブロック毎に検出する動き検出方法において、分割したブロックの複数を纏めたセミグローバルブロックを形成するステップと、既に求めてある前記セミグローバルブロック隣接ブロックの動きベクトルに基づいて以前のフレームの候補セミグローバルブロック内で当該セミグローバルブロックに含まれる各ブロックの動きベクトルを夫々検出するステップと、前記隣接ブロックの動きベクトルと前記夫々検出した動きベクトルを加算することにより前記セミグローバルブロックに含まれる各ブロックの動きベクトルを算出するステップと、を含むことにより上記課題を解決する。

【0019】請求項3記載の発明に係る記憶媒体は、コンピュータにより実行可能であり、フレームをブロックに分割し、以前のフレームとの動きベクトルをブロック毎に検出するためのプログラムを格納した記憶媒体において、分割したブロックの複数を纏めたセミグローバルブロックを形成するためのコンピュータが読取可能なプログラムコードと、既に求めてある前記セミグローバルブロック隣接ブロックの動きベクトルに基づいた以前のフレームの候補セミグローバルブロック内で当該セミグローバルブロックに含まれる各ブロックの動きベクトルを夫々検出するためのコンピュータが読取可能なプログラムコードと、前記隣接ブロックの動きベクトルと前記夫々検出した動きベクトルを加算することにより前記セミグローバルブロックに含まれる各ブロックの動きベクトルを算出するためのコンピュータが読取可能なプログラムコードと、を含むプログラムを格納することにより

上記課題を解決する。

【0020】

【発明の実施の形態】以下、図面を参照して本発明の好適な実施の形態を説明する。図1～図8は、本発明の動き検出装置及び動き検出方法を適用した動画画像圧縮装置の一実施の形態を示す図である。

【0021】まず、構成を説明する。図1は、動画画像圧縮装置の動作を説明するためのブロック図であり、この図において、動画画像圧縮装置の符号化器1は、画像モード、予測モード、動きベクトル及び各種制御信号を出力して、システム全体の制御を行うコントローラ2と、データ圧縮すべき画像データを記憶する画像メモリ3と、画像メモリ3から読み出した画像データに動き補償フレーム間予測処理による予測結果を減算する減算器4と、減算器4により減算された画像データをコントローラ2に出力すると共に、該画像データに対してDCT演算を行うDCT演算部5と、コントローラ2で決定された量子化幅に従ってDCT演算の出力データを一定の誤差の範囲内で量子化する量子化部6と、量子化部6により量子化された画像データに対し画像データのほか各種ブロック属性信号（動きベクトル等）を可変長符号化した後、定められたデータ構造の符号列に多重化するVLC（Variable Length Code）7と、変動する情報発生を一定レートに平滑化するバッファ8と、周期的なフレーム内符号化フレームを基本とした動き補償予測を行う動き補償フレーム間予測部9と、により構成されている。

【0022】上記動き補償フレーム間予測部9は、量子化部6により量子化された画像データを逆量子化する逆量子化部10と、逆量子化部10により量子化前の画像データに戻されたデータに対し逆DCT（IDCT）演算を施すIDCT演算部11と、IDCT演算部11によりDCT処理される前の画像データに戻されたデータに動き補償を加算する加算器12と、コントローラからの画像モード、予測モードに従って信号経路を切り換えるスイッチ13、14、15と、コントローラ2で演算処理された動きベクトルにより動き補償予測を行う予測器16、17とから構成されている。

【0023】図2は、本発明の動画画像圧縮装置の回路構成例を示す図である。動画画像圧縮装置1は、図2に示す如く、例えば、CPU21、RAM22、記憶装置23、及び記憶媒体24等から構成されている。

【0024】CPU21は、動画画像圧縮装置1の全体の制御を司り、記憶媒体23に格納されている各種制御プログラムに基づいて、各種処理を実行する。RAM（Random Access Memory）22は、CPU21のワークエリアとして利用され、CPU21の制御による各種処理の処理データ等及び圧縮処理する画像データが一時的に格納されるワークメモリを備えている。

【0025】記憶装置23は、プログラムやデータ等が予め記憶されている記憶媒体24を有しており、この記

憶媒体24は、CPU21が実行する各種制御プログラム及びデータ等を格納しており、制御プログラムとしては、例えば、図5のフローチャートに示す動きベクトル検出プログラム等がある。これら各種制御プログラムは、CPU21が読み取り可能なプログラムコードの形態で格納されている。また、記憶媒体は磁氣的、光学的、もしくは電氣的記録媒体で構成されており、この記憶媒体24は固定的あるいは着脱自在に設けられる。

【0026】さらに、記憶媒体24に記憶する制御プログラム、データ等は、通信回線等を介して接続された他の機器から受信して記憶媒体24に記憶するようにしてもよく、更に、通信回線等を介して接続された他の機器側に記憶媒体を備えた記憶装置を設け、この記憶媒体に記憶されている制御プログラム、データを通信回線を介して使用する構成としてもよい。

【0027】次に、本実施の形態の動作を説明する。

【0028】先ず、本発明による動きベクトルの検出原理を図3及び図4を参照して説明する。図3は、動きベクトルの検出を説明するための図であり、図4は、動きベクトルの検出におけるサーチ範囲を説明するための図である。

【0029】図3(B)において、時刻 t_0 のフレームにおいて、フレームを複数のブロックに分割し、例えば、2つのブロックを纏めてセミグローバルブロックBとする。先ず、セミグローバルブロックBの大まかな動きを検出する。隣接画素間の相関性が高いことを利用して、セミグローバルブロックBに隣接するブロックCの動きベクトルを検出し、例えば、C'が移動先のブロックと評価された場合には、図3(A)に示すように、時刻 t_0-1 のフレームにおいて、セミグローバルブロックBに対応する参照セミグローバルブロックをAとすると、セミグローバルブロックBは、候補セミグローバルブロックA'に動いたと判断する。次いで、候補セミグローバルブロックA'の各ブロックごとに別々に動きベクトルを検出する。この場合、大まかな位置はすでに確保されている為、サーチレンジは、 $1/2$ 程度で良い。

【0030】従って、2ブロックの動きベクトルを検出するためには、例えば、図4に示す如く、 16×16 画素からなるブロックをテンプレートとして、サーチレンジを ± 7 画素とした場合においては、 $(16+16+7+7) \cdot (16+7+7) = 1380$ BYTEの内部メモリが必要となり、1ブロックとしては、 $1380/2 = 690$ byteの内部メモリでサーチレンジ ± 15 程度のサーチが可能になる。

【0031】次に、本発明の動きベクトル検出のアルゴリズムを具体的に説明する。図5はCPU21により実行される動きベクトル検出処理を説明するためのフローチャートであり、本フローは、2つのブロックをまとめて、セミグローバルブロックとして、そのセミグローバ

ルブロックの動きを検出又は予測した後、そのセミグローバルブロック内のブロックの動きベクトルを検出する例を示している。図6は、図5に示す動きベクトル検出処理を説明するための図である。なお、動画像圧縮処理は、公知であるので説明を省略する。

【0032】以下、コントローラの制御により実行される動きベクトル検出処理を図5のフローチャートに従って、図6を参照して説明する。

【0033】先ず、ブロックの位置を示すパラメータ k の値を初期値に設定して、 $k=1$ とする(ステップS1)。続いて、ステップS2で、時刻 t_0 のフレームを1ブロックが 16×16 画素からなる複数のブロックに分割し、例えば、図6(A)に示す如く、 $A(2k-1)$ のブロックと、 $A(2k)$ のブロックの2つを纏めてセミグローバルブロック $B(k)$ とする。

【0034】次いで、隣接画素間の相関性が高いことを利用して、図6(B)に示す如く、セミグローバルブロック $B(k)$ の動きベクトルを、とりあえず既に求めているセミグローバルブロック $B(k)$ に隣接するブロック $A(2k-2)$ の動きベクトル $V(2k-2)$ とする(ステップS3)。

【0035】そして、図6(C)に示す如く、時刻 t_0-1 のフレームで、ベクトル $V(2k-2)$ の位置のリファレンス画像(候補セミグローバルブロック)を $C(k)$ として、RAM22にロードする(ステップS4)。 $C(k)$ 内で $A(2k-1)$ 、 $A(2k)$ の動きを、例えば、サーチレンジ ± 7 画素で夫々評価し、図6(D)に示す如く、その動きベクトルを夫々、ベクトル $W(2k-1)$ 、ベクトル $W(2k)$ とする(ステップS5)。

【0036】セミグローバルブロックBのベクトル $V(2k-2)$ と、 $C(k)$ 内での $A(2k-1)$ 、 $A(2k)$ のベクトル $W(2k-1)$ 、ベクトル $W(2k)$ とを夫々加算して、ブロック $A(2k-1)$ と、ブロック $A(2k)$ の動きベクトル $W(2k-1)$ と、 $W(2k)$ を算出する。即ち、ブロック $A(2k-1)$ の動きベクトル $V(2k-1) = V(2k-2) + W(2k-1)$ 、ブロック $A(2k)$ の動きベクトル $V(2k) = V(2k-2) + W(2k)$ となる(ステップS6)。

【0037】続いて、ステップS7において、全てのブロックが終了したか否かを、 k が最終値(END)より大きいかな否かを判別することにより判断し、 k が最終値以上であれば、当該フロー処理を終了する。一方、 k が最終値よりも小である場合には、ステップS8に移行して、 k の値を「1」インクリメントした後、上記ステップS2に移行して同じ処理を繰り返す。

【0038】以上説明したように、本実施の形態においては、2つのブロックをまとめて、セミグローバルブロックとし、その大まかな動きを検出又は予測した後、そ

のセミグローバルブロック内で各ブロックの動きを検出して、各ブロックの動きベクトルを判断する構成であるので、動きベクトルを検出する際の演算回数を低減することが可能となる。その結果、大容量の演算用のメモリを用いることなく、低コストにより、高速に動きベクトルを検出することが可能となる。

【0039】尚、上記した実施の形態においては、2つのブロックを纏めて、セミグローバルブロックを形成する構成であるが、本発明は、これに限定されるものではなく、セミグローバルブロックを形成するブロックの数は任意である。

【0040】なお、本実施例では動画像圧縮装置をMP EGアルゴリズムに基づく動画像圧縮装置に適用した例であるが、勿論これには限定されず、移動体の動きベクトルを検出するものであれば、全ての装置に適用可能であることは言うまでもない。

【0041】また、本実施例では、変換符号化方式にDCTを適用しているが、このDCT方式には限定されず、例えば、アダマール変換、ハール(Harr)変換、傾斜変換(スラント変換)、対称性サイン変換などを用いた動画像圧縮装置に適用することができる。

【0042】また、本実施の形態では、動きベクトル検出をソフトウェアにより実行する場合について説明したが、ハードウェアにより実行する構成としても良い。

【0043】さらに、上記動画像圧縮装置を構成する回路や部材の数、種類などは前述した実施例に限られないことは言うまでもない。

【0044】

【発明の効果】請求項1～2記載の発明に係る動き検出装置及び動き検出方法によれば、複数のブロックをまとめて、セミグローバルブロックとし、その大まかな動きを検出した後、そのセミグローバルブロック内で各ブロックの動きを検出して、ブロックの動きベクトルを判断する構成であるので、動きベクトルを検出する際の演算回数を低減することが可能となる。その結果、大容量の演算用のメモリを用いることなく、低コストにより、高速に動きベクトルを検出することが可能となる。

【0045】請求項3記載の発明に係る動き記憶媒体によれば、記憶媒体に格納されたプログラムを実行することにより、動きベクトルを検出する際の演算回数を低減

することが可能となる。その結果、大容量の演算用のメモリを用いることなく、低コストにより、高速に動きベクトルを検出することが可能となる。

【図面の簡単な説明】

【図1】動画像圧縮装置のブロック構成を示す図である。

【図2】動画像圧縮装置の回路構成例を示す図である。

【図3】本発明による動きベクトルの検出原理を説明するための第1の図である。

【図4】本発明による動きベクトルの検出原理を説明するための第2の図である。

【図5】図2の動画像圧縮装置により実行される動きベクトル検出処理を説明するためのフローチャートである。

【図6】図5の動きベクトル検出処理を説明するための図である。

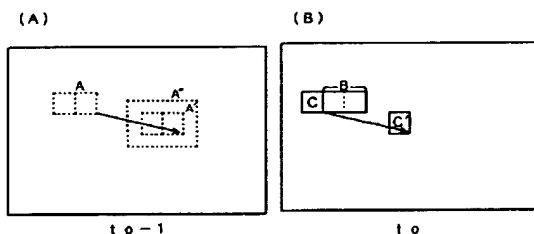
【図7】従来技術において、フルサーチによる動きベクトルの検出を説明するための図である。

【図8】フルサーチによる動きベクトルサーチ範囲を示す図である。

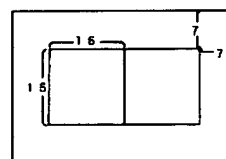
【符号の説明】

- 1 動画像圧縮装置
- 2 コントローラ
- 3 画像メモリ
- 4 減算器
- 5 DCT演算部
- 6 量子化部
- 7 VLC
- 8 バッファ
- 9 動き補償フレーム間予測部
- 10 逆量子化部
- 11 IDCT演算部
- 12 加算器
- 13, 14, 15 スイッチ
- 16, 17 予測器
- 21 CPU
- 22 RAM
- 23 記憶装置
- 24 記憶媒体

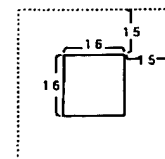
【図3】



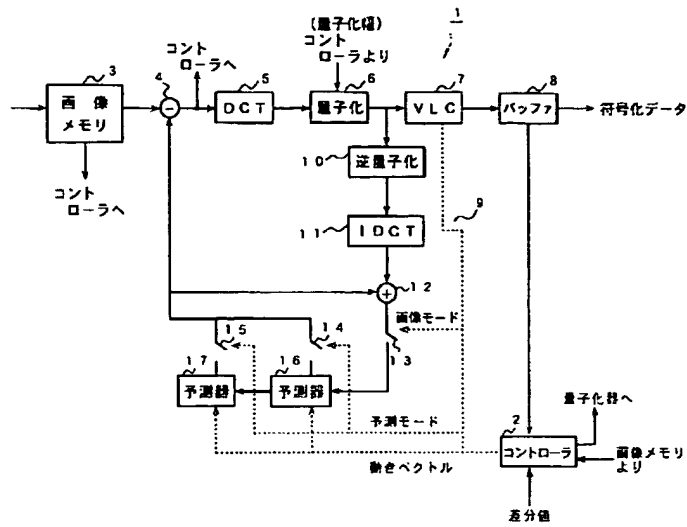
【図4】



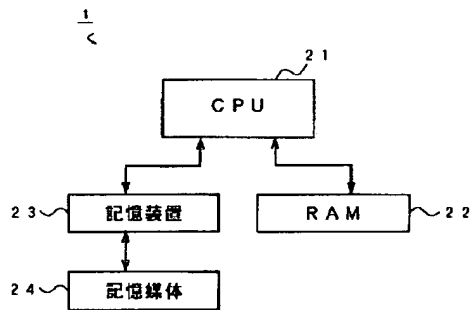
【図8】



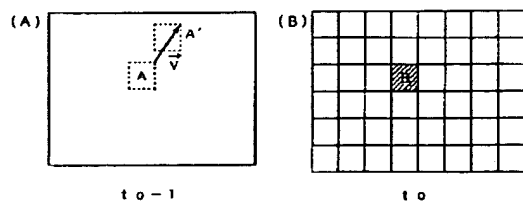
【図1】



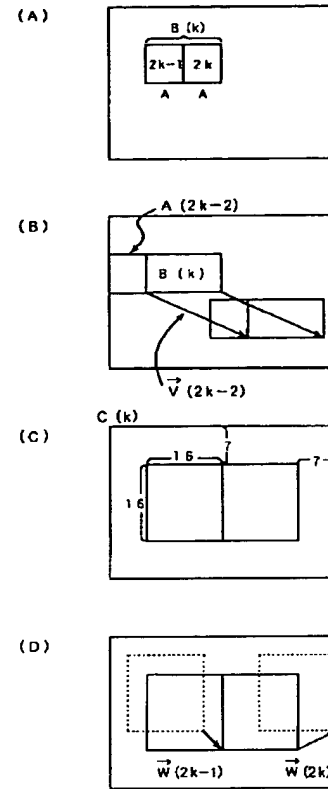
【図2】



【図7】



【図6】



【図5】

